

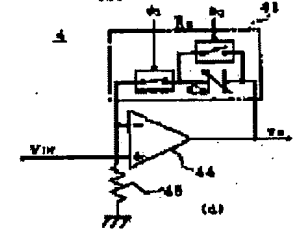
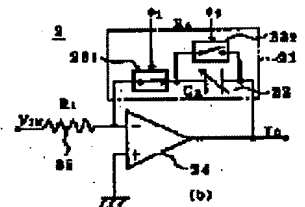
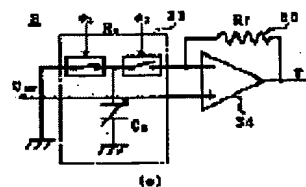
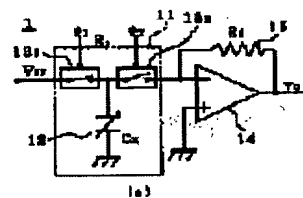
C/V CONVERSION CIRCUIT AND ACCELERATION SENSOR USING THE C/V CONVERSION CIRCUIT

Patent number: JP10170544
Publication date: 1998-06-26
Inventor: KUBOTA TOMOYUKI
Applicant: TEXAS INSTR JAPAN LTD
Classification:
 - international: G01P15/125; H01L29/84
 - european:
Application number: JP19960340644 19961205
Priority number(s):

Abstract of JP10170544

PROBLEM TO BE SOLVED: To provide a C/V conversion circuit that has a small number of components, and that does not require the adjustment of the resistance value of a resistor, and to provide an acceleration sensor that uses the C/V conversion circuit.

SOLUTION: A switched capacitor circuit 11 is constituted in such a way that at least two switches 131, 132 are connected to a variable-capacitance capacitor 12, as an object to be measured, inside a C/V conversion circuit 1, in which a value expressing the capacitance of a capacitor is converted into a voltage at a prescribed C/V conversion rate. The C/V conversion rate is constituted so as to be decided according to the ratio of the equivalent resistance value of the switched capacitor circuit 11 to the resistance value of a resistance circuit 15. When the ON-OFF frequency of the switches 131, 132 is controlled, the equivalent resistance value of the switched capacitor circuit 11 can be changed, and the C/V conversion rate can be adjusted. It is possible to obtain an accelerometer in which a later-stage amplifier is not required and in which the adjustment of a voltage amplification factor by a resistance timing operation or a resistance short circuit is not required.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-170544

(43) 公開日 平成10年(1998) 6月26日

(51) Int.Cl.⁶

G 0 1 P 15/125

H 0 1 L 29/84

識別記号

F I

G 0 1 P 15/125

H 0 1 L 29/84

Z

審査請求 未請求 請求項の数10 F D (全 11 頁)

(21) 出願番号

特願平8-340644

(22) 出願日

平成 8 年(1996)12月 5 日

(71) 出願人 390020248

日本テキサス・インスツルメンツ株式会社
東京都港区北青山3丁目6番12号 青山富士ビル

(72) 発明者 久保田 智之

静岡県駿東郡小山町榎頭305番地 日本テキサス・インスツルメンツ株式会社小山工場内

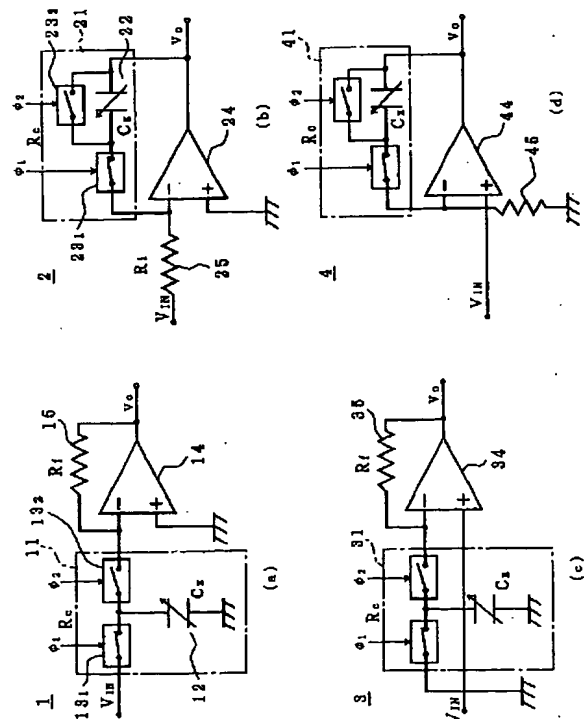
(74) 代理人 弁理士 石島 茂男 (外1名)

(54) 【発明の名称】 C V変換回路、そのC V変換回路を用いた加速度センサー

(57) 【要約】

【課題】 部品点数が少なく、抵抗器の抵抗値の調節が必要のないC V変換回路とそのC V変換回路を用いた加速度センサーを提供する。

【解決手段】 コンデンサの容量を現す値を所定のC V変換率で電圧に変換して出力するC V変換回路1内の測定対象の可変容量コンデンサ12に、少なくとも2個のスイッチ13₁、13₂を接続してスイッチトキャパシタ回路11を構成させ、C V変換率が、スイッチトキャパシタ回路11の等価抵抗値と抵抗回路15の抵抗値との比に従って決定されるように構成する。スイッチ13₁、13₂のオン・オフの周波数を制御すると、スイッチトキャパシタ回路11の等価抵抗値を変えることができるので、C V変換率を調節することが可能となる。後段の増幅器が不要になり、抵抗トリミングや抵抗短絡による電圧増幅率を調整する必要のない加速度センサーが得られる。



【特許請求の範囲】

【請求項1】 増幅器と抵抗器と測定対象の可変容量コンデンサを有し、

前記可変容量コンデンサの容量を現す値を、所定のCV変換率で電圧に変換して出力するように構成されたCV変換回路であって、

少なくとも2個のスイッチを前記可変容量コンデンサに接続してスイッチトキャパシタ回路を構成し、

前記CV変換率が、前記スイッチトキャパシタ回路の等価抵抗値と前記抵抗回路の抵抗値の比に従って決定されるように、前記スイッチトキャパシタ回路と前記抵抗回路とが前記増幅器に接続され、

前記2個のスイッチのオン・オフの周波数を制御して前記スイッチトキャパシタ回路の等価抵抗値を変え、前記CV変換率を変更できるように構成されたことを特徴とするCV変換回路。

【請求項2】 請求項1記載のCV変換回路と、基板と、前記基板上に位置する構造層とを有し、前記構造層で形成され、前記基板に対して上下移動可能に構成されたマス部が設けられた加速度センサーであって、

前記可変容量コンデンサには、前記基板と前記マス部とが対向配置されて形成されたコンデンサが用いられ、前記マス部に加わった加速度のマス部に垂直な方向の成分の大きさに応じて、前記CV変換回路の出力電圧が変化するように構成されたことを特徴とする加速度センサー。

【請求項3】 前記可変容量コンデンサの基板は接地電位に置かれていることを特徴とする請求項2記載の加速度センサー。

【請求項4】 請求項1記載のCV変換回路と、基板と、前記基板上に位置する構造層とを有し、前記構造層が前記基板に固定された固定電極と、前記構造層が前記基板に対して平行移動可能にされた可動電極とが設けられ、

前記可変容量コンデンサには、前記固定電極と前記可動電極とが対向配置されて形成されたコンデンサが用いられ、

前記可動電極に加わった加速度の可動電極の面に垂直な方向の成分の大きさに応じて前記CV変換回路の出力電圧が変化するように構成されたことを特徴とする加速度センサー。

【請求項5】 前記可変容量コンデンサは前記増幅器の負帰還回路にされていることを特徴とする請求項4記載の加速度センサー。

【請求項6】 請求項2又は請求項3のいずれか1項記載の加速度センサーと、請求項4又は請求項5のいずれか1項記載の加速度センサーとを有する複合型加速度センサーであって、前記基板と前記マス部とで形成されるコンデンサと、前記固定電極と前記可動電極と構成され

るコンデンサとは、同一基板上に形成されていることを特徴とする複合型加速度センサー。

【請求項7】 請求項2乃至請求項6のいずれか1項記載の加速度センサーであって、前記CV変換回路は同一基板上に形成されていることを特徴とする加速度センサー。

【請求項8】 請求項7記載の加速度センサーであって、前記CV変換回路が形成されている基板と同一基板上に、前記周波数を制御する周波数制御回路が設けられていることを特徴とする加速度センサー。

【請求項9】 請求項8記載の加速度センサーであって、前記周波数制御回路は、制御すべき周波数を記憶できるように構成されたことを特徴とする請求項7記載の加速度センサー。

【請求項10】 請求項9記載の加速度センサーであって、前記周波数の記憶内容は、外部回路から電気的に変更できるように構成されたことを特徴とする加速度センサー。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、CV変換回路と、そのCV変換回路を用いた加速度センサーの技術分野にかかり、特に、スイッチトキャパシタを用いてCV変換率を変更できるCV変換回路とそのCV変換回路を用いた加速度センサーに関する。

【0002】

【従来の技術】近年では、シリコンマイクロマシーニング技術が広く用いられており、例えば加速度センサーや角速度センサーに適用され、微細なセンサー素子がシリコン半導体基板上に形成されている。

【0003】そのようなセンサー素子の一例として、図8の符号200に、加速度センサーの加速度検知部を示す。この加速度検知部200は、シリコン基板Aと、その表面に設けられた犠牲層Bと、犠牲層B上に設けられた構造層Cとで構成されており、構造層Cのパターニングによって部分的に犠牲層B表面を露出させ、その露出した部分から犠牲層Bをエッチングして形成している。

【0004】そのエッチングの際、犠牲層Bのサイドエッチングが進行すると、シリコン構造層C底面下の犠牲層Bもエッチングされるが、シリコン構造層Cのうち、幅広にパターニングされた部分の底面では、犠牲層Bは残っており、その部分の犠牲層Bとシリコン構造層Cとで、基板Aに対して不動な固定体220₁～220₄が形成される。

【0005】他方、構造層Cのうち、幅狭にパターニングされた部分や多数の孔223が設けられた部分の底面では、犠牲層Bが除去され、基板Aに対して移動可能な可動体が形成される。

【0006】アーム221₁～221₄とマス部222とは、そのような可動体で構成されており、四辺形の頂点

位置に配置された固定体220₁~220₄に対し、マス部222はその中央位置に配置されており、アーム221₁~221₄の一端が固定体220₁~220₄に、他端がマス部222の四隅に接続され、アーム221₁~221₄やマス部222は基板Aと非接触な状態で、固定体220₁~220₄に支持されている。

【0007】マス部222と基板Aとは、静止状態では一定距離を保っているが、アーム221₁~221₄は一端で固定体220₁~220₄に支持されており、上下に撓むことができるので、この加速度検知部200に加速度が加わった場合、その垂直方向の成分の大きさに応じてアーム221₁~221₄が撓み、マス部222が変位する。このように、マス部222と基板Aとの距離が変化できるので、マス部222と基板Aとで構成されるコンデンサは可変容量コンデンサとなる。

【0008】その容量値は加速度の垂直方向の成分の大きさに応じて変化するので、その容量値が分かれば、アーム221₁~221₄のバネ定数とマス部222の重量とから、加速度検知部分200に加わった加速度の垂直成分の大きさを算出することができる。

【0009】図6に、そのような可変容量コンデンサを符号101で示し、その可変容量コンデンサ101の容量値C_Sを電圧値に変換するCV変換回路を示す。

【0010】このCV変換回路は、増幅器111と、基準コンデンサ102と、整流回路131と、基準電源132と、増幅回路125とを有しており、可変容量コンデンサ101の一端には、基準となる交流電圧V_eが入力され、他端は増幅器111の反転入力端子に接続されている。

【0011】その反転入力端子には、可変容量コンデンサ101の容量値C_Sを求める際の基準となる基準コンデンサ102の一端が接続されており、他端は増幅器111の出力端子に接続され、基準コンデンサ102が帰還回路を構成するようにされている。

【0012】基準コンデンサ102の容量値をC_fとすると、増幅器111の非反転入力端子は接地されているから、増幅器111の出力端子からは、 $-V_e \cdot C_S / C_f$ の電圧が出力される。その増幅器111の出力電圧は整流回路131に入力され、直流化電圧V_iとして増幅回路125に出力される。

【0013】増幅回路125は、増幅器112と、抵抗器120~123とを有しており、整流回路131が出力する直流電圧は、抵抗器121を介して増幅器112の反転入力端子に入力されている。

【0014】抵抗器120は、反転入力端子と出力端子との間に設けられ、帰還回路を構成しており、抵抗器120、121の抵抗値をそれぞれR_x、R_a、整流回路131が直流化した電圧をV_iとすると、増幅器112の出力電圧V₀は、直流化電圧V_iを $-R_x / R_a$ 倍に増幅して出力する。

【0015】他方、基準電源132が出力する基準電圧V_{REF}は、抵抗器122と抵抗器123によって分圧され、 $V_{REF} \cdot R_y / (R_y + R_b)$ の大きさにされて増幅器112の非反転入力端子に入力されている。その電圧をオフセット電圧とすると、増幅器112の出力電圧V₀には、前述の直流化電圧V_iを $-R_x / R_a$ 倍に増幅した電圧に、オフセット電圧が重畳され、CV変換回路の出力電圧V₀として出力され、図示しない後段の演算回路に入力されている。

【0016】マス部222の変移量は加速度の垂直成分の大きさに比例するから、演算回路は、可変容量コンデンサ101の容量値C_Sを示す電圧V₀の大きさと、アーム221₁~221₄のバネ定数やマス部222の重量等から、加速度検知部200に加わった加速度の垂直成分の大きさを算出することができる。

【0017】ところが、可変容量コンデンサ101を構成させるアーム221₁~221₄のバネ定数や、マス部222の重量は、ウェハ一面内やロット間で変動し、必ずしも一定の値にはならない。従って、出力電圧V₀の中心値やCV変換回路の電圧増幅率 $-R_x / R_y$ の値が変動してしまい、同じ大きさの加速度に対し、常に同じ出力電圧V₀が得られるとは限らない。

【0018】そこで従来技術においても対策が採られており、加速度の大きさと出力電圧V₀の関係を一定にするため、抵抗器120や抵抗器122の抵抗値R_x、R_yを調節し、増幅回路125が出力する電圧V₀の静止時の値や、増幅回路125の電圧増幅率 $-R_x / R_a$ を調節し、所望範囲の出力電圧V₀を得ることが行われていた。

【0019】上述した抵抗値R_x、R_yを調節する方法には、レーザーを使用した厚膜抵抗のトリミングや、スイッチ素子による抵抗間の短絡等の種々の方法があるが、図7に示したものは、抵抗値がそれぞれR、2R、4R、8R(R+2R+4R+8R>R_x)である抵抗器120₁~120₄を直列接続して抵抗器120を形成し、各抵抗器120₁~120₄の両端にスイッチ素子151₁~151₄をそれぞれ接続し、スイッチ素子151₁~151₄を適宜選択して導通状態にし、抵抗器120₁~120₄のうちの所望のものを短絡させ、抵抗器120の抵抗値をR/16単位で調節する方法である。

【0020】しかしながら近年では、小型で安価なセンサーが求められており、上述のCV変換回路では部品点数が多いため、CV変換回路の小面積化と低コスト化にも限界がある。

【0021】しかも、出力電圧の調整を、抵抗器120、122の抵抗値を変更して行おうとする場合、コスト高になるばかりでなく、特にスイッチ素子151₁~151₄の内部抵抗値の影響により、増幅回路125の増幅率等の特性が変動し、出力電圧V₀の値が変化してしまうという問題があった。

【0022】

【発明が解決しようとする課題】本発明は上記従来技術の不都合を解決するために創作されたもので、その目的は、部品点数の少ないCV変換回路、そのCV変換回路を用いた加速度センサーを提供することにある。また、トリミングや抵抗の短絡による抵抗値の調節が必要のないCV変換回路、そのCV変換回路を用いた加速度センサーを提供することにある。

【0023】

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明は、増幅器と抵抗器と測定対象の可変容量コンデンサを有し、前記可変容量コンデンサの容量を現す値を、所定のCV変換率で電圧に変換して出力するように構成されたCV変換回路であって、少なくとも2個のスイッチを前記可変容量コンデンサに接続してスイッチトキャパシタ回路を構成し、前記CV変換率が、前記スイッチトキャパシタ回路の等価抵抗値と前記抵抗回路の抵抗値の比に従って決定されるように、前記スイッチトキャパシタ回路と前記抵抗回路とが前記増幅器に接続され、前記2個のスイッチのオン・オフの周波数を制御して前記スイッチトキャパシタ回路の等価抵抗値を変え、前記CV変換率を変更できるように構成されたことを特徴とする。

【0024】上述の本発明の動作原理を説明する。一般に、スイッチトキャパシタ回路には、並列形のものと同列形のものがあると知られている。並列形のスイッチトキャパシタ回路を図4(a)の符号9₁に、直列形のスイッチトキャパシタ回路を図4(b)の符号9₂に示す。

【0025】スイッチトキャパシタ回路9₁、9₂は、各々、コンデンサC_Rを1個と、MOSトランジスタで構成された2個の(アナログ)スイッチSW₁、SW₂を有しており、スイッチSW₁、SW₂は、一方がオンのとき他方はオフであり、一定周期Tでオン・オフを繰り返すように制御されている。

【0026】図7(a)の並列形のスイッチトキャパシタ回路9₁では、コンデンサC_Rの一端は接地され、他端にスイッチSW₁、SW₂が接続され、一方のスイッチSW₁がオンのときに電圧v₁が、他方のスイッチSW₂がオンのときに電圧v₂が印加されるように構成されている。

【0027】また、直列形のスイッチトキャパシタ回路9₂では、コンデンサC_Rに対し、スイッチSW₁が並列接続され、SW₂が直列接続されており、スイッチSW₁がオンのときコンデンサC_Rは短絡放電し、スイッチSW₂がオンのときに、コンデンサC_Rの両端に、電圧v₁と電圧v₂とがそれぞれ印加されるように構成されている。

【0028】このようなスイッチトキャパシタ回路9₁、9₂では、コンデンサC_Rは、1周期毎に、 $Q = (v_1 - v_2) \cdot C_R$

で現わされる電荷Qの充放電を行う。その電荷の充放電によりスイッチトキャパシタ回路9₁、9₂内を流れる平均電流Iは、

$$I = Q/T = (v_1 - v_2) \cdot C_R / T$$

となる。

【0029】上式は、

$$v_1 - v_2 = I \cdot T / C_R$$

と書き換えられるから、このスイッチトキャパシタ回路9₁、9₂の等価抵抗R_Eは、

$$R_E = T / C_R$$

となる。従って、等価抵抗R_Eの大きさは、スイッチSW₁、SW₂のオン・オフの周波数(周期T)を変えることにより調節できる。例えば、C_Rが1.0pFの場合、周期Tが1.0μ秒のときは、R_Eは1MΩであり、0.1μ秒のときは100kΩとなる。

【0030】図5(a)は、並列形のスイッチトキャパシタ回路9₁と、電圧増幅率が充分大きな増幅器Opと、帰還抵抗R_fとを用い、スイッチトキャパシタ回路7を入力抵抗にし、帰還抵抗R_fによって負帰還をかけたCV変換回路である。このCV変換回路は反転増幅回路であり、その電圧増幅率A_vは、

【0031】

$A_v = V_o / V_i = -R_f / R_E = -R_f \cdot C_R / T$ である。CV変換率は、反転端子入力端子に入力された電圧値に $-R_f / T$ を乗算した値となり、可変容量コンデンサの容量値C_SがそのCV変換率で電圧に変換されて出力される。帰還抵抗R_fの大きさは一定であるから、入力電圧が一定の場合、CV変換率は、周期Tを小さくすれば大きくなり、周期Tを大きくすれば小さくなる。

【0032】図5(b)は、直列形のスイッチトキャパシタ回路9₂と、上述の増幅器Opと、入力抵抗R_iとを用い、スイッチトキャパシタ回路8によって負帰還をかけたCV変換回路である。このCV変換回路も反転増幅回路であり、その電圧増幅率A_vは、

【0033】

$A_v = V_o / V_i = -R_E / R_i = -T / (C_R \cdot R_i)$ である。この図5(b)に示したCV変換回路は、図5(a)に示したCV変換回路とは異なり、可変容量コンデンサC_Rの容量の逆数が、入力電圧値に $-T / R_i$ を乗算したCV変換率で電圧に変換されて出力される。この図5(b)のCV変換回路では、CV変換率は、周期Tを小さくすれば大きくなり、周期Tを大きくすれば小さくなる。

【0034】このように、スイッチトキャパシタ回路を用いたCV変換回路では、スイッチSW₁、SW₂のオン・オフの周波数(周期T)を変えることで、CV変換率を変更できることが分かる。

【0035】上述の請求項1記載のCV変換回路は、増幅器と抵抗器と測定対象の可変容量コンデンサを有して

(5)

おり、可変容量コンデンサの容量を現す値を、所定のCV変換率で電圧に変換して出力するように構成されており、少なくとも2個のスイッチを測定対象の可変容量コンデンサに接続してスイッチトキャパシタ回路の等価抵抗し、CV変換率が、スイッチトキャパシタ回路の等価抵抗値と、増幅器に設けられた抵抗回路の抵抗値の比に従って決定されるように、スイッチトキャパシタ回路と抵抗回路とが増幅器に接続されているので、従来技術のよきように、基準コンデンサを設け、そのコンデンサとの容量比から可変容量コンデンサの容量値を求める必要がなく、後段に増幅器を設けて出力電圧の調節を行う必要もない。

【0036】そのスイッチトキャパシタ回路では、2個のスイッチのオン・オフの周波数を制御すると等価抵抗値を変えることができるので、プロセス変動等の影響により、可変容量コンデンサの特性がばらつき、CV変換回路の出力電圧が所定範囲内に納まらない場合には、2個のスイッチのオン・オフの周波数を変えることでCV変換回路のCV変換率を調節し、所望範囲の出力電圧を得ることができる。従って、抵抗トリミングを行ったり、MOSTランジスタで抵抗を短絡させる等の煩雑で不正確な調整作業を行う必要がない。

【0037】その請求項1記載のCV変換回路と、基板と、基板上に位置する構造層とを有し、構造層で形成され、基板に対して上下移動可能にされたマス部が設けられた加速度センサーの場合、可変容量コンデンサとして、基板とマス部とが対向配置されて形成されたコンデンサを用いると、加速度が加わった場合、マス部と基板との距離は、基板に対する垂直方向の加速度成分の大きさに応じて変化し、可変容量コンデンサの容量値が変化するので、出力電圧の値から加速度の垂直成分の大きさを算出することが可能となる。

【0038】そのような加速度センサーでは、マス部の重量や、マス部を支える可撓部のバネ定数がプロセスによりばらつくため、加速度センサー間で加速度の大きさが異なる場合がある。そこで、スイッチのオン・オフの周波数を変え、スイッチトキャパシタの等価抵抗を調節することでCV変換回路のCV変換率を変更すると、所望特性の加速度センサーを得ることが可能となる。

【0039】このように、CV変換回路自体のCV変換率を調節し、所望範囲の出力電圧を得ることができるので、出力電圧を増幅し、また、調節するための増幅回路は不要となる。

【0040】その加速度センサーでは、同じ基板上に可変容量コンデンサとCV変換回路を形成したい場合があるので、請求項3記載の発明のように、基板を接地電位にしておくと、CV変換回路中にノイズを乗せないで済む。

【0041】他方、請求項1記載のCV変換回路と、基板と、基板上に位置する構造層とを有し、構造層が基板に対して固定された固定電極と、構造層が基板に対して平行移動可能にされた可動電極とが設けられた加速度センサーの場合、可変容量コンデンサとして、固定電極と可動電極とが対向配置されて形成されたコンデンサを用いると、可動電極面と垂直方向の加速度成分の大きさに応じて固定電極と可動電極との距離が変化し、可変容量コンデンサの容量値が変化する。

【0042】従って、その出力電圧の値から可動電極に垂直な方向の加速度成分を算出することが可能となる。

【0043】この場合も、可動電極の重量や、可動電極を支える可撓部のバネ定数がプロセスによりばらつき、可変容量コンデンサの特性が変動してしまう場合がある。そこで、スイッチの周波数を変え、スイッチトキャパシタの等価抵抗値を変えることでCV変換率を調節すると、特性のそろった加速度センサーを得ることが可能となる。

【0044】この場合、請求項5記載の発明のように、そのスイッチトキャパシタ回路を増幅器の帰還回路に用いれば、複数の可動電極や複数の固定電極に対し、任意に電圧を設定できるので、複数のスイッチトキャパシタ回路を設け、基板に平行な2軸方向の加速度成分を検出することができる。

【0045】請求項2又は請求項3のいずれか1項記載の加速度センサーと、請求項4又は請求項5のいずれか1項記載の加速度センサーとを有する複合型加速度センサーについては、請求項6記載の発明のように、基板とマス部とで形成されるコンデンサと、固定電極と可動電極とで形成されるコンデンサとを同一基板上に形成することができる。特に、同一基板上にマス部と基板とで形成されるコンデンサを1個用い、また、可動電極と固定電極とで形成されるコンデンサであって、可動電極の方向が異なるものを2個を用い、請求項3記載の加速度センサーを1個と、請求項5記載の加速度センサーを2個構成させれば、空間の3軸方向(X軸、Y軸、Z軸)方向の加速度成分を検出できる加速度センサーが得られる。

【0046】上述した請求項2乃至請求項6のいずれか1項記載の加速度センサーについては、請求項7記載の発明のように、前記CV変換回路を同一基板上に形成しておくことができる。コストやスペースの面で有利になる。

【0047】その請求項7記載の加速度センサーについては、請求項8記載の発明のように、前記CV変換回路が形成されている基板と同一基板上に、前記周波数を制御する周波数制御回路を設けることができる。加速度センサーを高機能化することで、外部に設ける周辺回路が少なくなり、使い勝手が良く、コスト的にも有利となる。

【0048】更に、その請求項8記載の加速度センサー

については、請求項9記載の発明のように、前記周波数制御回路を、制御すべき周波数を記憶できるように構成しておく、DV変換回路の周波数を電氣的に設定することができるので、抵抗のトリミングや抵抗間を短絡させる等の機械的作業による調節が不要となる。

【0049】更にも、請求項9記載の加速度センサーについては、請求項10記載の発明のように、前記周波数の記憶内容は、外部回路から電氣的に変更できるように構成しておくことができる。周波数の設定が容易なばかりでなく、変更が容易なので、周波数の設定をやり直すことが可能になる。

【0050】

【発明の実施の形態】本発明の加速度センサーの加速度感知部を図3に示す。この加速度感知部は、基板Aと、基板A上に設けられた犠牲層Bと、犠牲層B上に設けられた構造層Cとを有しており、構造層Cはパターニングされた後、エッチング溶液に浸漬され、不要部分の犠牲層Bが表面からエッチング除去されている。

【0051】そのエッチングの際に、サイドエッチングが進行し、構造層C底面下の犠牲層Bも側面からエッチングが進行するが、構造層Cが幅広に形成された部分では、犠牲層Bの幅も広く、構造層Cの底面下に犠牲層Bが残されており、その犠牲層Bによって構造層Cが基板Aに固定され、基板に対して不動の固定体が構成される。支持部501～504はそのような固定体によって構成されており、正方形の頂点上に位置するように配置されている。

【0052】他方、構造層Cのパターニングの際、幅狭に形成された部分や多数の孔56が設けられた部分では、底面下の犠牲層Bはサイドエッチングによって除去されてしまい、その部分の構造層Bによって基板に対して移動可能な可動体が構成されている。

【0053】符号52で示す部分は図8に示したマス部222と同様のマス部であり、上述の可動体で構成されている。また、直線状に形成されたアーム511～514と、板バネ状に形成された可撓部541～544も、その可動体によって構成されている。

【0054】可撓部541～544の一端は、支持部501～504に接続され、その支持部501～504によって、基板Aと非接触な状態で支持されており、その他端にはアーム511～514の一端が接続され、更に、アーム511～514の他端はマス部52の四隅に接続されており、アーム511～514とマス部52も基板Aと非接触な状態で、可撓部541～544を介して支持部501～504に支持されている。

【0055】可撓部541～544は板バネ状に形成されており、基板と垂直方向にも水平方向にも撓めるように構成されているので、マス部52は、可撓部541～544とアーム511～514とを介して支持部501～504に弾性支持されていることになり、従って、マス部5

2と基板Aとの間で平行平板型の可変容量コンデンサが形成されている。

【0056】また、基板A上には、固定体601～604、701～704が設けられており、固定体601～604には、幅狭に形成された構造層Cから成り、互いに平行に配置された複数の固定電極631～634が設けられている。他方、固定体701～704にも、幅狭に形成された構造層Cから成り、互いに平行に配置された複数の固定電極831～834が設けられており、固定電極631～634と固定電極831～834とは、互いに直角方向を向くように配置されている。

【0057】アーム511～514には、幅狭に形成された可動体から成り、互いに平行に配置された可動電極531～534と、同様に、幅狭に形成された可動体から成り、互いに平行に配置された複数の可動電極731～734とが設けられており、可動電極531～534と可動電極731～734とは互いに直角方向を向くように配置されている。

【0058】可動電極531～534は、固定電極631～634の間に互い違いに挿入され、可動電極531～534と固定電極631～634との間で、複数の平行平板型の可変容量コンデンサが形成され、また、可動電極731～734は、固定電極831～834の間に互い違いに挿入され、可動電極731～734と固定電極831～834との間で、複数の平行平板型の可変容量コンデンサが形成されている。

【0059】前述の可撓部541～544は、マス部52に力が加わると、上下左右に撓むように構成されているので、マス部52に加速度が加わった場合、その垂直方向の成分の大きさに応じてマス部52が上下方向に変位し、水平方向の成分の大きさに応じて左右方向に変位する。

【0060】従って、マス部52と基板Aとで形成される可変容量コンデンサの容量値は、加速度の垂直方向の成分の大きさに応じて変化し、他方、可動電極531～534と固定電極631～634とで形成される可変容量コンデンサの容量値や、可動電極731～734と固定電極831～834とで形成される可変容量コンデンサの容量値は、マス部52に加わった加速度の水平方向の成分のうち、可動電極531～534、又は可動電極731～734に垂直な方向の加速度成分の大きさに応じて変化する。従って、それら可変容量コンデンサの容量値を検出すれば、マス部52に加わった加速度の3軸方向の大きさを求めることが可能となる。

【0061】そのような可変容量コンデンサの容量変化を検出し、加速度の大きさと向きを算出する加速度センサーの回路ブロック図を図2に示す。この加速度センサー5は、上述の基板A上に各々形成された周波数制御回路6と、測定回路7とを有しており、周波数制御回路6内には、E2PROM61と、DAC62と、VCO63と

が設けられており、測定回路7内には、図1(a)~(d)に示すCV変換回路1~4のうちの1個のCV変換回路と平滑回路8とが設けられている。

【0062】E²PROM61は、電氣的な書き込みと消去が可能な記憶装置であり、外部からのデジタルキャリブレーション信号が入力されると、その信号が示すデジタル値を電氣的に記憶するとともに、デジタル信号としてDAC62に出力する。

【0063】DAC62は、入力されたデジタル信号をアナログの電圧信号に変換し、VOC63に出力すると、DAC62は、入力されたアナログ電圧の大きさに従った周波数で、互いに逆相の信号 ϕ_1 、 ϕ_2 を、周波数制御回路6の出力信号として、測定回路7に出力する。

【0064】測定回路7内のCV変換回路(1~4)には、所定値の直流入力電圧 V_{IN} と、その信号 ϕ_1 、 ϕ_2 が入力されており、CV変換回路(1~4)は、内部に設けられた可変容量コンデンサの容量値に応じた大きさの出力電圧 v_0 を出力するように構成されている。

【0065】その出力電圧 v_0 はリップル電圧を含んでいるため、そのリップルを除去し、同時に電流バッファとしても機能する平滑回路8に入力され、平滑化され、処理しやすい電圧信号 V_{OUT} にされた後、後段の演算回路(図示せず)に入力される。

【0066】先ず、上述の測定回路7内に、図1(a)に示すCV変換回路1が設けられている場合を説明すると、このCV変換回路1は、スイッチトキャパシタ回路11と、増幅率が非常に大きい増幅器14と、抵抗回路である帰還抵抗15とを有しており、増幅器14の非反転入力端子は接地され、反転端子には帰還抵抗15の一端が接続され、その他端は出力端子に接続されている。直流入力電圧 V_{IN} は、スイッチトキャパシタ回路11を介して非反転入力端子に入力されており、増幅器14の出力端子の電圧はスイッチトキャパシタ回路11の出力電圧 v_0 として取り出され、平滑回路8に入力されている。

【0067】このスイッチトキャパシタ回路11内には、上述のマス部52と基板Aとで構成される平行平板型のコンデンサが、可変容量コンデンサ12として設けられており、その一端は接地され、他端にはスイッチ131、132が設けられている。

【0068】スイッチ131、132は、アナログMOSトランジスタで構成されており、そのゲート端子には、VOC63から、逆相の信号 ϕ_1 、 ϕ_2 がそれぞれ入力されており、スイッチ131がオンのときはスイッチ132はオフとなり、可変容量コンデンサ12には、直流入力電圧 V_{IN} が印加され、他方、スイッチ131がオフのときはスイッチ132はオンとなり、可変容量コンデンサ12には、帰還抵抗15を介して増幅器14が出力する出力電圧 v_0 が印加されるように構成されている。

【0069】スイッチ131、132のオン・オフの周波

数を f_{CLK} 、帰還抵抗15の抵抗値を R_f 、可変容量コンデンサ12の容量値を C_x とすると、スイッチトキャパシタ回路1の等価抵抗値 R_C は、

$$R_C = 1 / (f_{CLK} \cdot C_x)$$

であり、CV変換回路1から出力される出力電圧 v_0 は、

$$v_0 = -(R_f / R_C) \cdot V_{IN} = -f_{CLK} \cdot C_x \cdot R_f \cdot V_{IN}$$

となる。このCV変換回路1において、帰還抵抗15の抵抗値 R_f は一定値であるから、周波数 f_{CLK} と直流入力電圧 V_{IN} の大きさが一定であれば、このCV変換回路1からは、可変容量コンデンサ12の容量値 C_x が、一定のCV変換率($= -f_{CLK} \cdot R_f \cdot V_{IN}$)で出力電圧 v_0 に変換されて平滑回路8に出力される。

【0070】平滑回路8内では、入力された出力電圧 v_0 を平滑化し、リップルを除去し、容量値 C_x を示す電圧信号 V_{OUT} として、後段の演算回路に出力する。演算回路は可変容量コンデンサ12の容量値 C_x から加わった加速度の垂直方向の成分の大きさを算出する。

【0071】このような加速度センサー5において、所定の大きさの加速度を加えても、正確な算出結果が得られなかった場合には、スイッチ131、132のオン・オフの周波数を調節する。例えば可変容量コンデンサ12の容量値 C_x が設計値よりも小さく、所定の大きさの加速度が加わったときの出力電圧 v_0 の大きさが予想よりも小さかった場合は、スイッチ131、132のオン・オフの周波数 f_{CLK} を大きくし所定範囲の加速度に対して所望範囲の出力電圧 v_0 が得られるようにする。逆に、出力電圧 v_0 の大きさが所望値よりも大きかった場合には、 f_{CLK} を小さくし、所定範囲の加速度に対して所望範囲の出力電圧 v_0 が出力されるようにする。

【0072】この加速度センサー5では、E²PROMに、出力の誤差に応じたデジタルキャリブレーション信号を入力することで、VOC63が出力する信号 ϕ_1 、 ϕ_2 の周波数を、DAC62を介して制御できるように構成されているので、CV変換回路1のCV変換率の調整が容易である。

【0073】このようにCV変換回路1から所望範囲の出力電圧を得ることができるので、後段の増幅器が必要がなくなる。また、 ϕ_1 、 ϕ_2 の周波数を変えるだけでCV変換回路のCV変換率を変更し、所望範囲の大きさの出力電圧 v_0 が得られるので、抵抗の機械的トリミングや、抵抗間短絡用のMOSトランジスタが不要となる。

【0074】上述の加速度センサー5は、マス部52に加わった加速度の垂直方向の成分の大きさを測定するものであったが、可動電極531~534と固定電極631~634とで形成される可変容量コンデンサや、可動電極731~734と固定電極831~834とで形成される可変容量コンデンサを用いれば、基板Aと平行であり、可動電極531~534の電極面と垂直方向の加速度成分

や、可動電極731~734の電極面と垂直方向の加速度成分を測定することが可能となる。

【0075】その場合、CV変換回路1を用いてもよいが、図1(b)に示すCV変換回路2を用いることができる。

【0076】このCV変換回路2は、スイッチトキャパシタ回路21と、増幅率が非常に大きい増幅器24と、抵抗回路である入力抵抗25とを有しており、増幅器24の非反転入力端子は接地され、反転入力端子にはスイッチトキャパシタ回路21の一端が接続され、他端は増幅器24の出力端子に接続されている。直流入力電圧 V_{IN} は、入力抵抗25を介して非反転入力端子に入力されており、増幅器24の出力端子の電圧は、上述の出力電圧 v_0 として取り出され、平滑回路8に出力されている。

【0077】このスイッチトキャパシタ回路21内には、可動電極531~534と固定電極631~634とで形成される平行平板型のコンデンサか、可動電極731~734と固定電極831~834とで形成される平行平板型のコンデンサのいずれか一方のコンデンサが可変容量コンデンサ22として設けられており、その一端は増幅器24の出力端子に接続され、他端はスイッチ231を介して非反転入力端子に接続されている。

【0078】可変容量コンデンサ22には、スイッチ232が並列接続されており、アナログMOSトランジスタで構成されたスイッチ231、232のゲート端子には、前述の信号 ϕ_1 、 ϕ_2 がそれぞれ入力され、スイッチ231がオンのときはスイッチ232はオフ、スイッチ231がオフのときはスイッチ232はオンするように構成されている。

【0079】スイッチ231がオン、スイッチ232がオフの場合、可変容量コンデンサ22の一端には、増幅器24からの出力電圧 v_0 が印加されるが、他端(反転入力端子側)には、スイッチ231と入力抵抗25とを介して入力電圧 V_{IN} が印加され、出力電圧 v_0 と入力電圧 V_{IN} の差電圧で充電される。

【0080】他方、スイッチ232がオンのときには、可変容量コンデンサ22の両端が短絡され、蓄積された電荷が放出される。

【0081】スイッチ231、232のオン・オフの周波数を f_{CLK} 、入力抵抗25の抵抗値を R_{in} 、可変容量コンデンサ22の容量値を C_x とすると、このスイッチトキャパシタ回路2の等価抵抗値 R_C は、

$$R_C = 1/(f_{CLK} \cdot C_x)$$

であり、CV変換回路2から出力される出力電圧 v_0 は、

$$v_0 = -(R_C/R_{in}) \cdot V_{IN} = -V_{IN}/(f_{CLK} \cdot C_x \cdot R_{in})$$

となる。

【0082】入力抵抗25の抵抗値 R_{in} は一定値である

から、直流入力電圧 V_{IN} と周波数 f_{CLK} の大きさが一定であれば、このCV変換回路2からは、可変容量コンデンサ22の容量値 C_x の逆数が、一定のCV変換率($= -V_{IN}/(f_{CLK} \cdot R_{in})$)で出力電圧 v_0 に変換されて出力される。

【0083】その出力電圧 v_0 は平滑回路8によって平滑化され、処理しやすい状態の電圧信号 V_{IN} として後段の演算回路に入力されると、演算回路により、可変容量コンデンサ12の容量値 C_x から、マス部52に加速度の水平方向の成分の大きさが求められる。

【0084】なお、この場合、可変容量コンデンサ22の電極面積を S 、可動電極と固定電極間の距離を d_x 、誘電率を ϵ とすると、

$$C_x = \epsilon \cdot S/d_x$$

であるから、

$$v_0 = -V_{IN} \cdot d_x/(R_{in} \cdot f_{CLK} \cdot \epsilon \cdot S)$$

となり、CV変換回路2が出力する出力電圧 v_0 の大きさが電極間距離 d_x に比例する。加速度の大きさを算出するためには、容量値 C_x よりもむしろ電極間距離 d_x の方が便利であるので、後段の演算回路は、可変容量コンデンサ22の容量値ではなく、可動電極531~534と固定電極631~634との間の距離、又は、可動電極731~734と固定電極831~834の間の距離から、簡単な回路で加速度成分を求めることができる。

【0085】以上説明したのは、反転増幅形のCV変換回路1、2であったが、図1(c)のように、スイッチの一つを接地した並列形のスイッチトキャパシタ回路31と帰還抵抗35によって増幅器34の出力端子の電圧を分圧して反転入力端子に入力させ、直流入力電圧 V_{IN} を非反転入力端子に入力させ、増幅器44の出力端子から出力される出力電圧 v_0 を平滑回路8に入力してもよい。

【0086】また、図1(d)のように、接地した抵抗45と直列形のスイッチトキャパシタ回路41とで増幅器44の出力端子の電圧を分圧して反転入力端子に入力させ、直流入力電圧 V_{IN} を非反転入力端子に入力させ、増幅器45の出力端子から出力される出力電圧 v_0 を平滑回路8に入力してもよい。

【0087】また、上述のマス部52と基板Aとで形成される可変容量コンデンサを直列形のスイッチトキャパシタ回路21、41に内蔵させてもよいし、可動電極531~534と固定電極631~634とで形成される可変容量コンデンサや、可動電極731~734と固定電極831~834とで形成される可変容量コンデンサを並列形のスイッチトキャパシタ回路11、31に内蔵させてもよい。

【0088】なお、上述の加速度感知部と周波数制御回路6と測定回路7とは同一基板A上に形成したが、必ずしもそれに限定されるものではなく、加速度感知部と、周波数制御回路6や測定回路7等の回路部分とを異なる

基板上に形成したもののも本発明に含まれる。

【0089】上述のCV変換回路は、図1に示したものに限定されるものではない。例えば、CV変換回路1、3では、並列型のスイッチトキャパシタ回路11、31を直列型のスイッチトキャパシタ回路21、41に代えてもよいし、CV変換回路2、4では、直列型のスイッチトキャパシタ回路21、41を並列型のスイッチトキャパシタ回路11、31に代えてもよい。

【0090】周波数制御回路6については、 E^2 PRO M6₁と、DAC6₂と、VCO6₃とで構成したが、必ずしもそれに限定されるものではなく、CV変換回路内の2個のスイッチのオン・オフの周波数を制御してスイッチトキャパシタ回路の等価抵抗値を変えて、CV変換率を変更できるような回路構成であればよい。

【0091】その場合に、2個のスイッチのオン・オフの周波数は、 E^2 PRO M6₁に記憶させるものに限定されるものではなく、要するに、周波数を記憶する際に、抵抗のトリミング等の機械的作業が不要な記憶装置であれば広く含まれるが、特に、キャリブレーション信号のためのデータ入力機構を備えているものが都合がよい。

【0092】

【発明の効果】基準となるコンデンサが不要になるので、後段の増幅器を用いなくても済む。CV変換回路のCV変換率(電圧増幅率)をスイッチトキャパシタ内のスイッチのオン・オフの周波数を制御して調節できるので、抵抗のトリミングや抵抗間の短絡による調節が不要となる。

【図面の簡単な説明】

【図1】(a)~(d): 本発明のCV変換回路の一例を示す回路図

【図2】本発明の加速度センサーの一例の回路ブロック図

【図3】本発明の加速度センサーに用いることができる

加速度検出部の一例を示す図

【図4】(a): 並列形のスイッチトキャパシタ回路の動作原理を説明するための図 (b): 直列形のスイッチトキャパシタ回路の動作原理を説明するための回路図

【図5】(a): 並列形のスイッチトキャパシタ回路を用いた増幅回路の増幅率を説明するための回路図 (b): 直列形のスイッチトキャパシタ回路を用いた増幅回路の増幅率を説明するための回路図

【図6】従来技術の加速度センサーを示す回路ブロック図

【図7】従来技術の増幅率変更方法を説明するための図

【図8】垂直方向容量変化型の可変容量コンデンサの斜視図

【符号の説明】

1、2、3、4……CV変換回路

5……加速度センサー

6……周波数制御回路

11、21、31、41……スイッチトキャパシタ回路

12、22、32、42……可変容量コンデンサ

13₁、13₂、23₁、23₂……スイッチ

14、24、34、44……増幅器

15、25、35、45……抵抗回路

52……マス部

53₁~53₄、73₁~73₄……可動電極

63₁~63₄、83₁~83₄……固定電極

A……基板 B……犠牲層 C……構造層

C_x……可変容量コンデンサの容量値

C_x、1/C_x……可変容量コンデンサの容量を現す値

R_C……スイッチトキャパシタ回路の等価抵抗値

R_f……抵抗回路の抵抗値

f_{CLK}……スイッチのオン・オフの周波数

V_O……CV変換回路の出力電圧 V_{IN}……入力電圧

【図2】

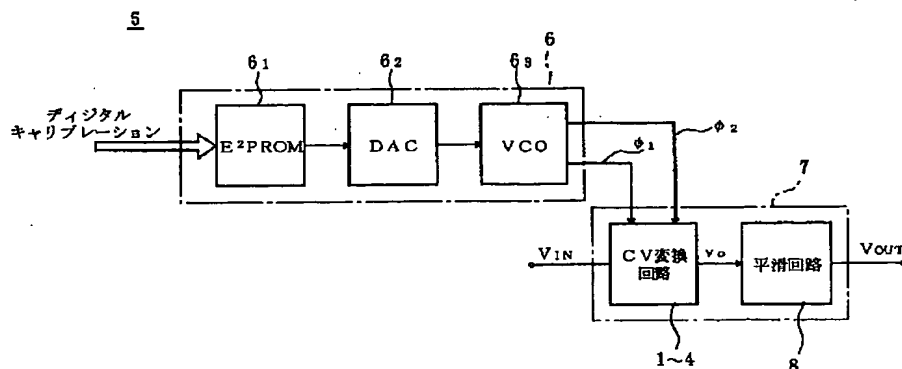
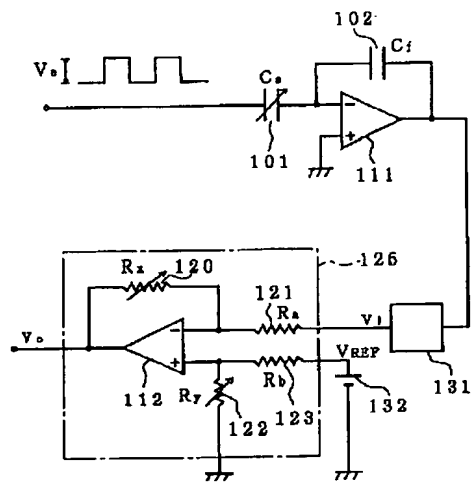


Figure 1 consists of two circuit diagrams, (a) and (b), representing different inverting amplifier configurations. Both diagrams use an operational amplifier labeled O_p .

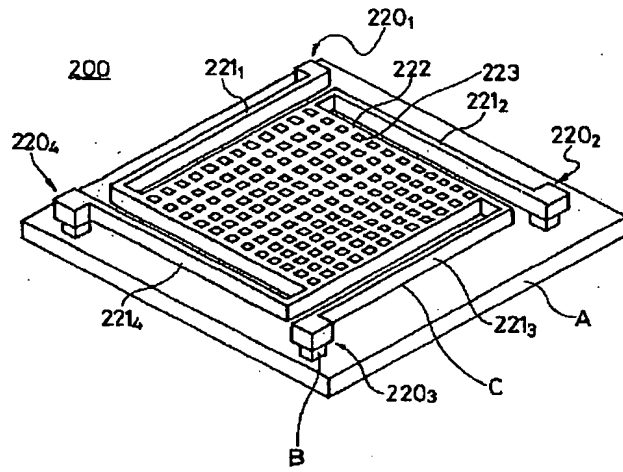
Diagram (a) shows a standard inverting amplifier. The input signal V_i is connected to the inverting input ($-$) of the op-amp through a resistor labeled R_1 . The non-inverting input ($+$) is connected to ground. A feedback resistor labeled R_f connects the output V_o back to the inverting input.

Diagram (b) shows a modified inverting amplifier. The input signal V_i is connected to the inverting input ($-$) through a resistor labeled R_1 . The non-inverting input ($+$) is connected to ground. The feedback path from the output V_o to the inverting input consists of a resistor labeled R_f in series with a parallel combination of a resistor labeled R_2 and a capacitor labeled C .

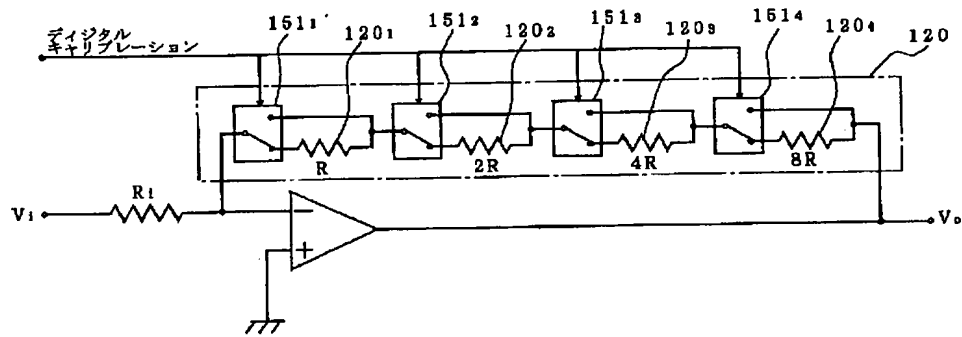
【図6】



【図8】



【図7】



THIS PAGE BLANK (USPTO)